


IC設計攻頂補助計畫 說明會簡報

經濟部產業技術司

113年1月9日



報告內容

壹. 計畫說明

- 一. 背景說明
- 二. 推動領域及補助範疇

貳. 計畫申請與審查作業說明

- 一. 預定作業時程
- 二. 申請對象及申請資格
- 三. 申請文件
- 四. 審查流程
- 五. 審查重點
- 六. 補助科目及比例
- 七. 資料下載與諮詢

壹、計畫說明

工研院產科國際所

一、背景說明(1/2)

- 112年3月28日臺灣半導體產業協會(TSIA)發布「**臺灣IC設計產業政策白皮書**」，指出：

IC設計產業面臨中國快速崛起、國內人才短缺問題嚴重及**投入先進技術/產品的業者屈指可數**等隱憂，亟待採取積極作為以鞏固當前的競爭優勢與市場地位。

- 我國半導體產業產值全球第二，**IC設計全球第二**(市佔率21%)，但僅有**39%晶片產值**使用先進製程製造

一、背景說明(2/2)

■ 113年行政院啟動「**晶創臺灣方案**」，以**晶片結合生成式AI**等關鍵技術，推動**全產業**加速**創新突破**。

因應半導體產業的技術趨勢，「**晶創臺灣方案**」透過**晶片設計端**、**元件製造及封測端**、**應用端**等三構面，推動產學研**加速發展異質整合**，並邁向**先進製程技術**。



■ 經濟部**產業技術司**重點推動我國**IC設計業者**投入「**具國際領先地位**」之晶片及系統研發，藉以**提升先進晶片設計能力**、並**加速異質整合設計及介面**，以推動臺灣成為**IC設計領導國家**。

來源：2023年11月2日公布「晶創台灣方案」

二、推動領域及補助範疇

驅動臺灣業者投入先進技術應用晶片，至**2026年等同或超越國際標竿大廠技術指標之晶片設計開發、試產與Beta Site驗證**。

■ 補助範疇(四擇一)：

- 一. 創新技術之先進晶片開發，採用**7nm (含)以下**製程。
- 二. **先進異質整合封裝**技術之創新晶片(如小晶片整合封裝模組、矽光子等其他新興應用晶片開發)。
- 三. **異質整合微機電感測**技術之創新晶片開發，採用**0.35 μ m(含)以下**之晶圓級製程。
- 四. 優先推動人工智慧、高效能運算、車用電子、下世代通訊等四領域，規格如下：

一、人工智慧：

- ✓伺服器(推論)：算力 > 500 TOPS
- ✓裝置端：算力 > 80 TOPS

三、車用電子：

- ✓輔助駕駛：算力 > 80 TOPS(L2+)
- ✓智慧座艙：算力 > 40 TOPS

二、高效能運算：

- ✓ 算力 > 500 TOPS

四、下世代通訊

- ✓ 無線傳輸
B5G/6G > 15 Gbps以上; Wifi > 20 Gbps以上
- ✓ 有線傳輸 > 800 Gbps以上



產業發展現況

- 臺灣IC設計業約300家業者，僅有**不到30家**投入**16nm以下**先進製程開發
- **先進製程**技術節點**成本高昂**，矽智財、EDA tool、1x奈米用光罩等研發費用超出新臺幣30億元
- **AI、HPC、車用**等晶片，對**運算能效**具**高規格需求**，採**先進製程**可直接提升產品競爭力



提升技術作法與效益

- 作法：**提升國內IC設計業**具有**7nm(含以下)**製程開發能力，並開發**比肩或超越國際標竿大廠**晶片設計技術
- 效益：
 - 提升**高算力與高節能的晶片設計能力**，並在如AI/HPC/車用(自動駕駛、中控晶片)...領域領先國際
 - 可與中國IC設計業往成熟製程發展形成差異化

產業發展現況

- AI、HPC等晶片朝**先進異質整合封裝與小晶片架構**發展，目前台廠僅少數業者投入開發
- 因應運算效能所伴隨的**高速資料傳輸需求**，未來對**先進異質整合封裝技術**，如**矽光子共同封裝光學技術(CPO)**有強烈需求



提升技術作法與效益

- 作法：整合**先進異質整合封裝上下游供應鏈技術**，並接軌**國際小晶片生態系**
- 效益：
 - 強化**高算力與高節能的晶片設計能力**，透過**異質整合封裝技術**提升競爭力

產業發展現況

- 臺灣晶圓級感測器與異質整合封裝等製造業者已逐漸茁壯，但IC設計仍須技術研發資源投入
- 異質整合微機電感測創新晶片可應用在創新應用領域，如：生醫(生物晶片)、農業(智慧農業)、車用感測(自動駕駛、ADAS)、工業(智慧工廠)...等領域



提升技術作法與效益

- 作法：整合晶圓級感測器與異質整合封裝上下游技術，有助於提升晶片競爭力
- 效益：
 - 提升異質整合微機電感測晶片設計能力，並在如生醫、農業、車用感測、工業...等新興領域領先國際

產業發展現況

- 傳統的資通訊用半導體已成長趨緩，需要有新的應用領域來驅動成長
- **AI、HPC、下世代通訊、車用電子**，為全球IC設計業前十五大業者主要的未來布局技術項目



提升技術作法與效益

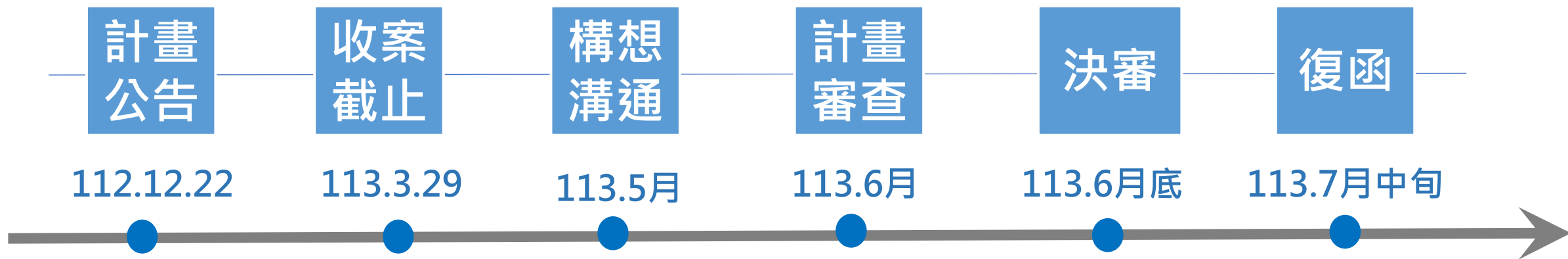
- 作法：標竿國際最領先規格，加速晶片技術創新
- 效益：
 - ✓ AI：伺服器(推論)：算力 > 500 TOPS、裝置端：算力 > 80 TOPS
 - ✓ HPC：算力 > 500 TOPS
 - ✓ 車用電子：輔助駕駛：算力 > 80 TOPS(L2+)、智慧座艙：算力 > 40 TOPS
 - ✓ 下世代通訊：無線傳輸 B5G/6G >15 Gbps以上；Wifi >20 Gbps以上、有線傳輸 >800 Gbps以上

貳、計畫申請與審查作業說明

A+企業創新專案辦公室



一、預定作業時程



二、申請對象及申請資格

■申請對象

本計畫以補助我國IC設計相關業者為主，可由單一企業或多家企業(結合上下游合作廠商，但須由IC設計業者主導)聯合申請

■申請資格

1. 國內依法登記成立之本國公司，含獨資、合夥、有限合夥事業或公司，**本國公司**之認定：
 - 1) 若本國公司為外國公司依中華民國公司法在臺登記之分公司、或本國公司為外國公司之從屬公司，非屬本計畫認定之本國公司。
 - 2) 若原依中華民國公司法在臺設立登記之本國公司，後因公司營運發展將部份業務轉移至國外或更改股權結構成為外國公司之從屬公司，但仍於中華民國境內進行主要營運與研發者，視為本計畫認定之本國公司。
2. 非屬銀行拒絕往來戶，且公司淨值(股東權益)為正值。
3. 不得為陸資來臺投資事業；其依本部投資審議委員會之陸資來臺投資事業名錄認定之。
4. IC設計相關業者包括：從事IC設計、IC設計服務、矽智財、EDA、提供異質封裝設計與服務相關業者，且須**提供服務實績**進行佐證。

二、申請對象及申請資格-注意事項

- 本計畫採**批次收件、批次審查**，依最終評核結果及推薦順序，**擇優**對象予以補助。
- 本計畫申請**主導廠商以一案為限**，且與「驅動國內IC設計業者先進發展補助計畫」(產業發展署)**擇一申請**。本計畫(產業技術司)主要補助**大廠攻頂**，包括先進製程、新興技術等的**國際領先**，產業發展署則主要補助中小型業者邁入先進晶片、創新應用產品化與落地。
- 計畫時程：以不超過**5年**為原則。
- 申請計畫者，應於公告受理期間研送計畫書，受理日期自公告日起算7日後開始受理至**113年3月29日下午五點止**(以郵戳或收件章為憑)，由本部籌組審查小組進行審查，核定通過後簽約執行，計畫執行期程可**回溯至113年4月1日**。
- **無形資產/技術引進**應註明是否為政府計畫成果，若是，則該無形資產引進應編列於自籌款；**委託研究**亦應標註是否為政府計畫成果，若是，須註明該政府計畫名稱並說明本申請計畫委託之技術項目與該政府計畫技術之區別。
- 本計畫**優先支持**採用**國內IP**，且研發試產投片(shuttle)對象須為**國內晶圓廠**，如有特殊需求者，請敘明理由。

三、申請文件



1式2份

- 計畫申請表
- 申請公司基本資料表

1式10份

- 計畫簡報
- 計畫書

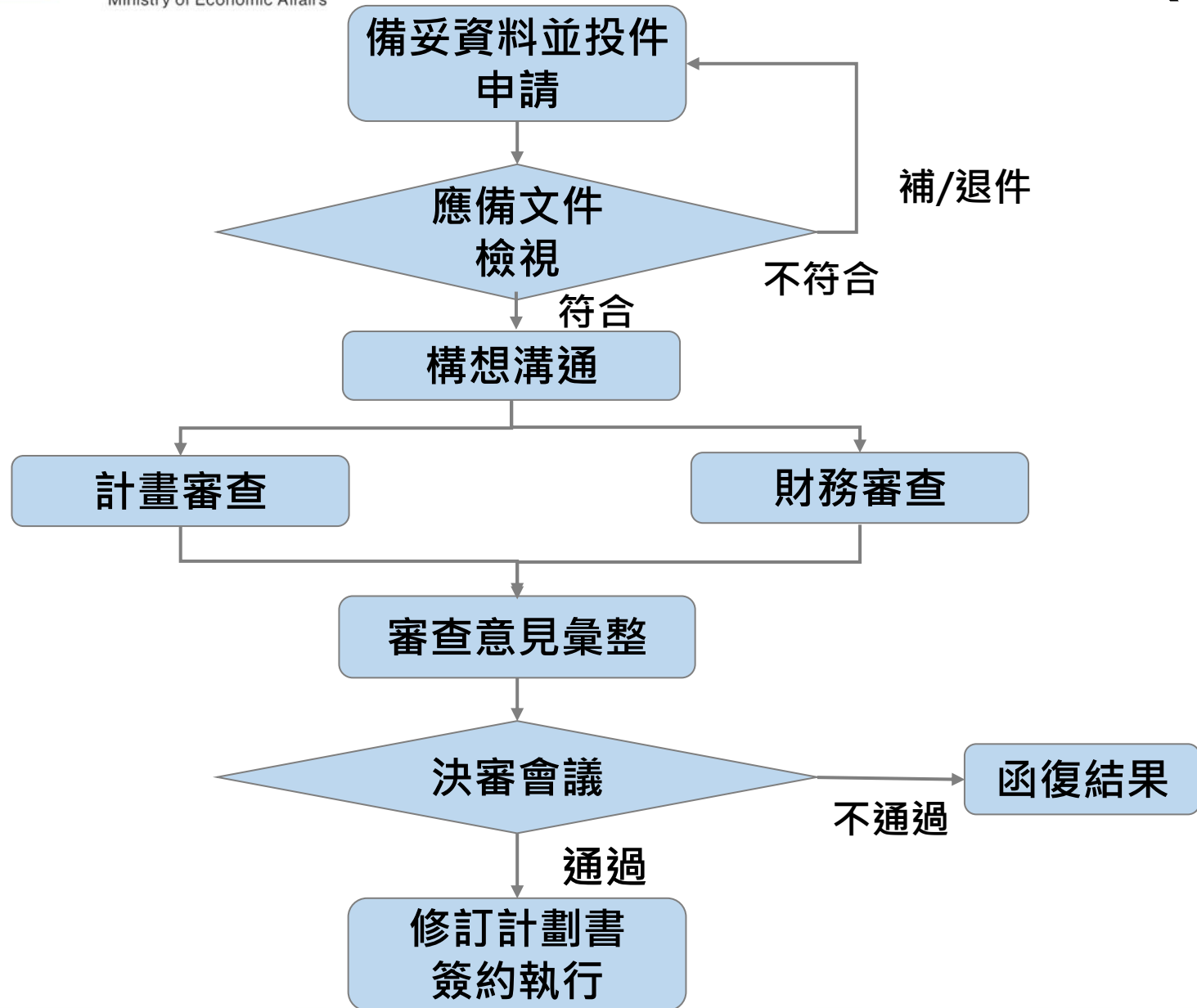
1式1份

- 主導公司最近3年會計師簽證查核報告書
- 聯盟公司近 1 年會計師簽證查核報告書

■ 送件地址：

「經濟部產業技術司A+企業創新專案辦公室」
臺北市中正區100409重慶南路二段51號 永豐餘大樓7樓

四、審查流程(1/2)



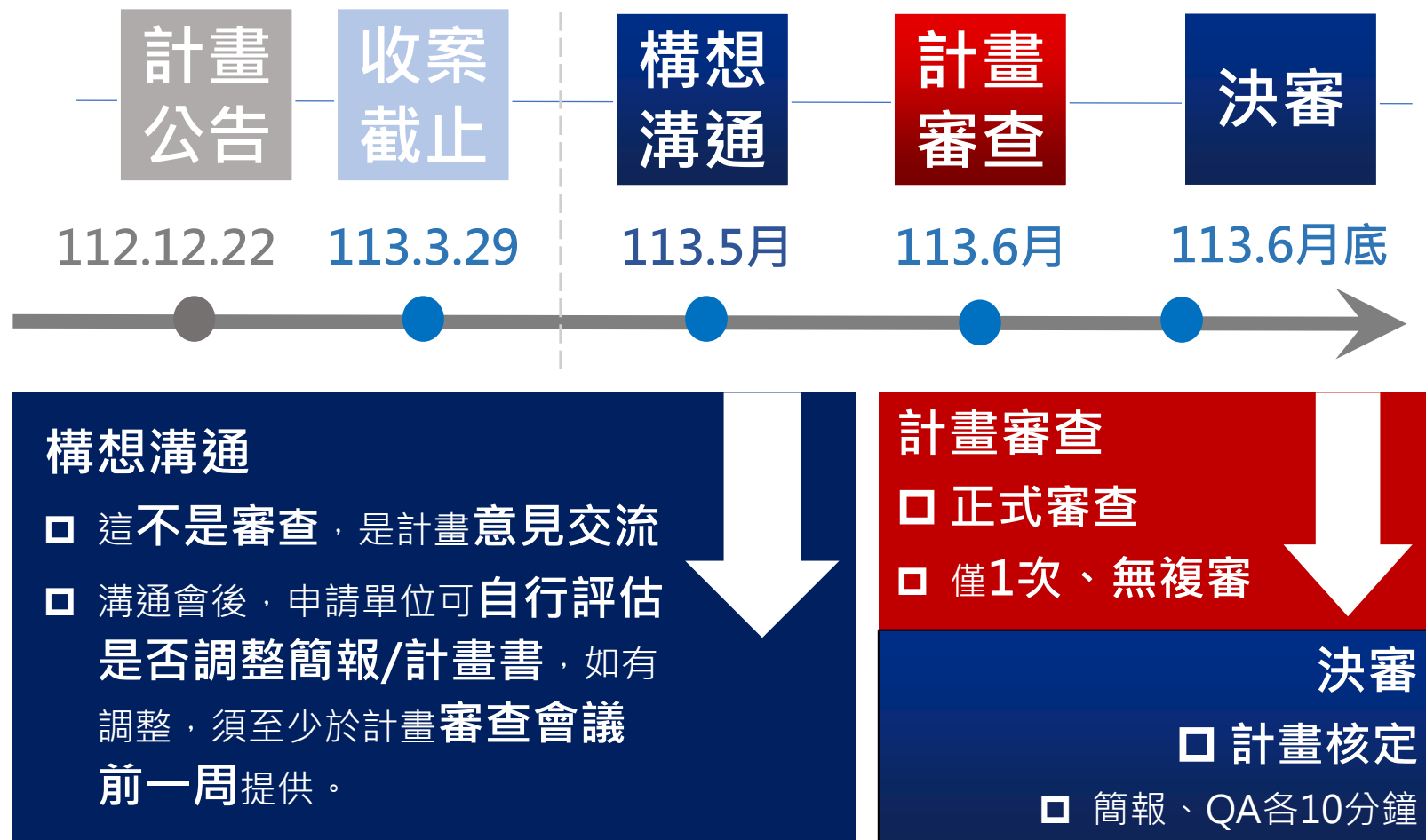
✓ 計畫採**批次收件、批次審查**，依最終評核結果及推薦順序，擇優對象予以補助。

✓ 申請廠商可於構想溝通後，自行評估是否調整計畫簡報/計畫書，如有調整，須至少於計畫審查會議前一周提供。

✓ 決審通過之申請廠商必須依據決審會議決議事項，在規定時間內提供修訂版計畫書，經主審確認後始能進行簽約。

四、審查流程(2/2)

構想溝通、計畫審查、決審會議說明



會議批次進行

09:00-09:10

會前討論(10分鐘)

09:10-10:10

案1：

- ✓ 廠商簡報(30分鐘)
- ✓ 意見交流(30分鐘)

10:10-11:10

案2：

- ✓ 廠商簡報(30分鐘)
- ✓ 意見交流(30分鐘)

16:40-17:10

閉門會議(30分鐘)

三場皆為實體會議，出席者：產業技術司、審查委員(技術及創投專家)、計畫申請單位團隊。

五、審查重點

審查重點 (計分比例)	內涵說明
(一)技術層級 (40%)	<p>1.技術領先性：突破與攻堅之先進技術與國際技術領先大廠相比，具有領先性或等同。</p> <p>2.技術自主性：技術項目規劃布局完整性、已有專利分析，且計畫內有明確規劃核心IP佈局。</p> <p>3.技術實現性：技術研發策略明確可行，且研發成果/產品(晶片或系統)需提供相關測試驗證進行佐證，列入計畫查核點。</p>
(二)市場價值 (30%)	<p>1.市場競爭力：目標市場及客戶、預期產出價值及後續擴散效益具有明確性；預期結案後可提升營業指標成長率、具體的投資營運規劃。</p> <p>2.技術價值性：產業帶動效果及預估帶動規模大小。</p> <p>3.合作共創性：有明確提出帶動國內廠商合作共創之構想及作法。</p>
(三)計畫可行性 (30%)	<p>1.計畫主持人及計畫團隊配置與執行經驗是否適宜，聯合提案之主導企業是否具計畫整合能力且團隊分工清楚。</p> <p>2.計畫經費編列合理性。</p> <p>3.查核點及驗收規劃的合理性與可行性。</p>
加分項目 (最多10%)	基於未來市場成長性、標竿國際大廠投入與前瞻技術布局，對於攻堅 人工智慧 、 高效能運算 、 下世代通訊 、 車用晶片 等領域提案者，將依 攻堅技術難度 給予加分鼓勵(最高給予10分)。

六、補助科目及比例

創新或研究發展
人事費

專利申請費

消耗性器材與
原材料費



創新或研究發展
設備使用費/維護費

無形資產之引進、
委託研究或驗證費

國內差旅費

- 補助比例最高不超過計畫總經費之50%，其餘部分由申請單位自籌
- 授權與委託比例超過總經費40%以上(含)，須敘明理由

七、資料下載與諮詢

- 相關公告事項，及其他申請資格、申請應備資料等相關規定，請詳見計畫申請須知。
- 申請須知相關資料，可由本部技術司「IC設計攻頂補助計畫」網站 (<https://topchip.tdp.org.tw/down.html>) 下載取得。
- 送件地點：「經濟部產業技術司A+企業創新專案辦公室」
(臺北市中正區10075重慶南路2段51號永豐餘大樓7樓)。
- 申請諮詢電話：A+企業創新專案辦公室 林小姐
(電話：02-2341-2314分機2216)

~謝謝聆聽~

產業升級創新平台輔導計畫

(主題式研發計畫)

驅動國內IC設計業者先進發展補助計畫

簡介說明

經濟部產業發展署

113年1月

報告大綱

- 壹、背景說明
- 貳、推動領域及補助範疇
- 參、申請對象及申請資格
- 肆、補助科目及比例
- 伍、審查重點
- 陸、申請注意事項
- 柒、申請應備文件
- 捌、作業流程
- 玖、聯絡窗口

壹、背景說明

產業挑戰

中國聚焦成熟製程，擴大內需市場，我國領先優勢面臨挑戰

先進晶片生產成本呈跳躍式成長，提高IC設計業者進入門檻

創新應用市場興起，IC設計複雜度持續增加，臺廠面臨轉型需求

計畫緣起

112年台灣半導體產業協會(TSIA)發布「**IC設計白皮書**」向政府提出建言；經行政院鄭副院長於5月4日召開「『**半導體產業會議**』-IC設計業者座談會」後，由國科會協調各相關部會共同合作，提出「**晶片驅動台灣產業創新方案**」，提前布局台灣2035年的科技國力

因應策略

半導體產業發展已成為**國力發展指標**，**晶片**為**促進產業創新**重要動力
我國政府以**產業政策**與**研發補助**，協助臺灣半導體業者加強鞏固關鍵產業國際競爭優勢

推動作法

產業政策

晶片驅動臺灣產業創新計畫

以各行各業之**產業創新需求**為動能，結合**晶片設計**、生成式AI，並吸納全球人才，厚植產業**研發**與培育量能，10年內將臺灣打造為**全球IC設計重鎮**。

計畫延伸

研發補助

驅動國內IC設計業者先進發展補助計畫

推動**IC設計相關業者**協同國內系統業者投入**先進晶片設計研發**，提升我國先進晶片設計能量，拓展**高值化產品**應用市場。

貳、推動領域及補助範疇(1/2)

產業升級創新
平台輔導計畫

驅動國內IC設計業者先進發展補助計畫

1 先進/優勢/特殊晶片研發

- 1、16奈米(含以下)之先進晶片
具高價值應用市場價值
- 2、具國際高度信任感之優勢晶片或促進
產業發展之特殊晶片
該領域具有領先/優勢地位之晶片

補助金額上限：新台幣2億元

計畫執行期間：
以不超過3年為原則

2 晶片投產

小批量或試量產且具利基市場之
晶片投產

補助金額上限：新台幣1千萬元

計畫執行期間：
以不超過2年為原則

或

貳、推動領域及補助範疇(2/2)

1 先進/優勢/特殊晶片研發

補助
範疇
(擇一)

- 16奈米(含以下)之**先進晶片**

應用
領域

- ◆ AI
- ◆ 高效能運算(HPC)
- ◆ 車用

- 具國際高度信任感之**優勢晶片**
- 促進產業發展之**特殊晶片**

- ◆ 優勢晶片：資安、通訊、無人機、航太...
- ◆ 特殊晶片：生醫、農業...

推動
目標

提升我國先進晶片設計能量、拓展高值化產品應用市場

維持優勢/特殊晶片領先地位、擴大國際市場商機

2 晶片投產

- 小批量或試量產且具利基市場之晶片投產

- ◆ 具國際競爭力及利基市場之應用產品

提升產品競爭力、
掌握利基市場商機

提升產業投注發展新興應用領域優勢晶片之競爭力
帶動國內業者達成2028年臺灣成為優勢晶片供應鏈關鍵供應者之產業願景



參、申請對象及申請資格

■ 申請對象：國內IC設計相關業者(從事IC設計、IC設計服務、矽智財、EDA相關業者)，由單一企業提出申請，申請廠商應同時符合下列事項：

一、國內依法登記成立之本國公司，含獨資、合夥、有限合夥事業或公司。

本國公司之認定：

- 1.若本國公司為外國公司依中華民國公司法在臺登記之分公司、或本國公司為外國公司之從屬公司，非屬本計畫認定之本國公司。
- 2.若原依中華民國公司法在臺設立登記之本國公司，後因公司營運發展將部份業務轉移至國外或更改股權結構成為外國公司之從屬公司，但仍於中華民國境內進行主要營運與研發者，視為本計畫認定之本國公司。

二、非屬銀行拒絕往來戶，且公司淨值(股東權益)為正值。

三、不得為陸資來臺投資事業；其依經濟部投資審議司之陸資來臺投資事業名錄認定之。

肆、補助科目及比例

會計科目	先進/優勢/特殊 晶片研發	晶片投產
1.創新或研究發展人員之人事費	✓	(不列入補助，僅供查核參考)
2.消耗性器材及原材料費	✓	✓ (僅限光罩及晶圓共乘)
3.創新或研究發展設備使用費	✓	
4.創新或研究發展設備維護費	✓	
5.無形資產之引進、委託研究或驗證費	✓	
6.國內差旅費	✓	
7.專利申請費	✓	



- 補助比例以計畫全程總經費50%為上限，其餘部分由申請業者自籌。
- 為確保計畫自主性，無形資產引進及委託研究經費合計比例若超過總經費40%以上(含)，須敘明理由。每1項無形資產引進及委託研究之補助比例，應低於50%。

伍、審查重點

1. 研發實績、執行計畫之研發能力

1.

先進/
優勢/
特殊
晶片
研發

16奈米(含以下)之
先進晶片

具國際高度信任感之優勢晶片
或促進產業發展之特殊晶片，
且在該領域具有領先/優勢地位

- 對應之相關研發主題，應包含光罩、矽智財、下線、晶圓共乘、電子設計自動化等。
- 應敘述結合相關廠商推出AI、高效能運算(HPC)或車用等解決方案相關內容。

2.

晶片
投產

小批量或試量產
且具利基市場之晶片投產

- 對應之相關研發主題，應包含光罩、矽智財、下線、晶圓共乘、電子設計自動化等。
- 應敘述結合相關廠商推出具國際高度信任感且在該領域具有領先/優勢地位之資安、通訊、無人機、航太...等解決方案相關內容，或敘述結合相關廠商推出促進產業發展且在該領域具有領先/優勢地位之生醫、農業...等解決方案相關內容。
- 針對在相同應用/技術領域中，具領先/優勢地位，需提出國內外技術、市場競爭力之分析比較。

- 應敘述欲開發晶片之功能、晶片預計使用的製程技術、應用產品之商業模式。

- 各計畫均應說明計畫申請內容與前述補助範疇之應用關連性，輔以開發之產品或服務應用情境示意圖

2. 計畫時程、實施方法、技術指標、
研發項目與研發經費編列之合理性

3. 預期
效益

4. 委託研究及無形資產引進之內容與對象
之必要性與合理性

陸、申請注意事項

- 本計畫採**批次收件、批次審查**，依最終評核結果及推薦順序，擇優對象予以補助。
- 本計畫申請廠商以**一案為限**，且與「IC設計攻頂補助計畫」(產業技術司)**擇一申請**。
- 所申請之標的僅適用企業**尚未開發之研發計畫**，若為已開發或生產之技術或產品者，不符合本計畫規定。
- **每1個申請案以開發1項標的為原則**，企業如為外銷行為，然因接受本計畫補助，而遭國外政府認定為補貼甚或課徵平衡稅者，亦不得向政府為任何之異議，亦不得要求補償。
- 同一企業或同一負責人於**同一時期**申請及執行之**計畫總件數，不得超過 3 件**。
- 本計畫由專業審查小組進行審查(專家小組得視需要至現場訪視)，核定通過後簽約執行，計畫執行期程可回溯至**113年4月1日**。
- 計畫經費應與企業最近 3 年相關研究發展經費相當或與營業額**合乎比例**。
- 本計畫優先支持採用國內IP，且研發投產之晶圓共乘(shuttle)對象須為國內晶圓廠，如有特殊需求者，請敘明理由。

柒、申請應備文件



資格文件

1

產業升級創新平台補助
計畫申請表(蓋企業大小章)

一式 2 份

2

申請企業基本資料表
(蓋企業大小章)

一式 2 份

3

公職人員利益衝突迴避法第14條
第2項公職人員之關係人身分關
係揭露表(蓋企業大小章)

一式 1 份

4

建議迴避之人員清單
(蓋企業大小章)

一式 1 份

5

最近3年會計師簽證之查核報告
書(若為影本須加蓋企業大小章)

一式 1 份



計畫書

計畫書

一式 2 份

附件一、企業近3年財務狀況
(必要附件)

一式 1 份

附件二、無形資產之引進或委
託研究執行計畫書及協議書

影本加蓋企業大小章
一式 1 份
(若無則免附)

附件三、顧問及國內外專家願
任同意書

影本加蓋企業大小章
一式 1 份
(若無則免附)

捌、作業流程



經濟部產業發展署
Industrial Development Administration
Ministry of Economic Affairs

預定作業時程

計畫
公告

112.12.22

收案
截止

113.3.29

計畫
審查

113.5~6月

決審

113.6月底

復函

113.7月中旬

投件
申請

3/29 17:00截止收件 (採批次收件、批次審查)

專業審查

邀請專家學者
實體審查簡報

財務審查

由聯輔基金會查核
企業及代表人(獨資
事業係查核出資人;
合夥係查核全體合
夥人)所有銀行存款
帳戶之票據信用、
存款實績及往來情
形

資格
初審

資格初審(要件審查)

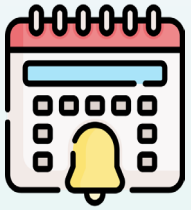
廠商申請資格
申請應備文件
(計畫書、所需附件)

計畫
審查

計畫
核定

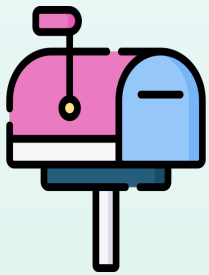
審查作業時程自申請企業文件齊備之日起至審
查完竣不得逾 4 個月(必要時得延長1個月)

玖、聯絡窗口



送件
方式

受理日期自公告日起至113年3月29日下午五點止
(親送或郵寄，郵寄日期以交郵當日郵戳為憑；
地址：臺北市大安區信義路三段 41-2 號 10 樓)



送件
地址

「經濟部產業發展署 產業升級創新平台計畫專案辦公室」
(106090臺北市大安區信義路三段 41-2 號 10 樓)



諮詢
專線

- 計畫提案相關諮詢服務窗口：
「經濟部產業發展署 智慧電子產業計畫推動辦公室(SIPO)」
(02)2706-9258#34；黃小姐

感謝聆聽

敬請指教



經濟部產業發展署
Industrial Development Administration
Ministry of Economic Affairs

產業升級創新平台輔導計畫

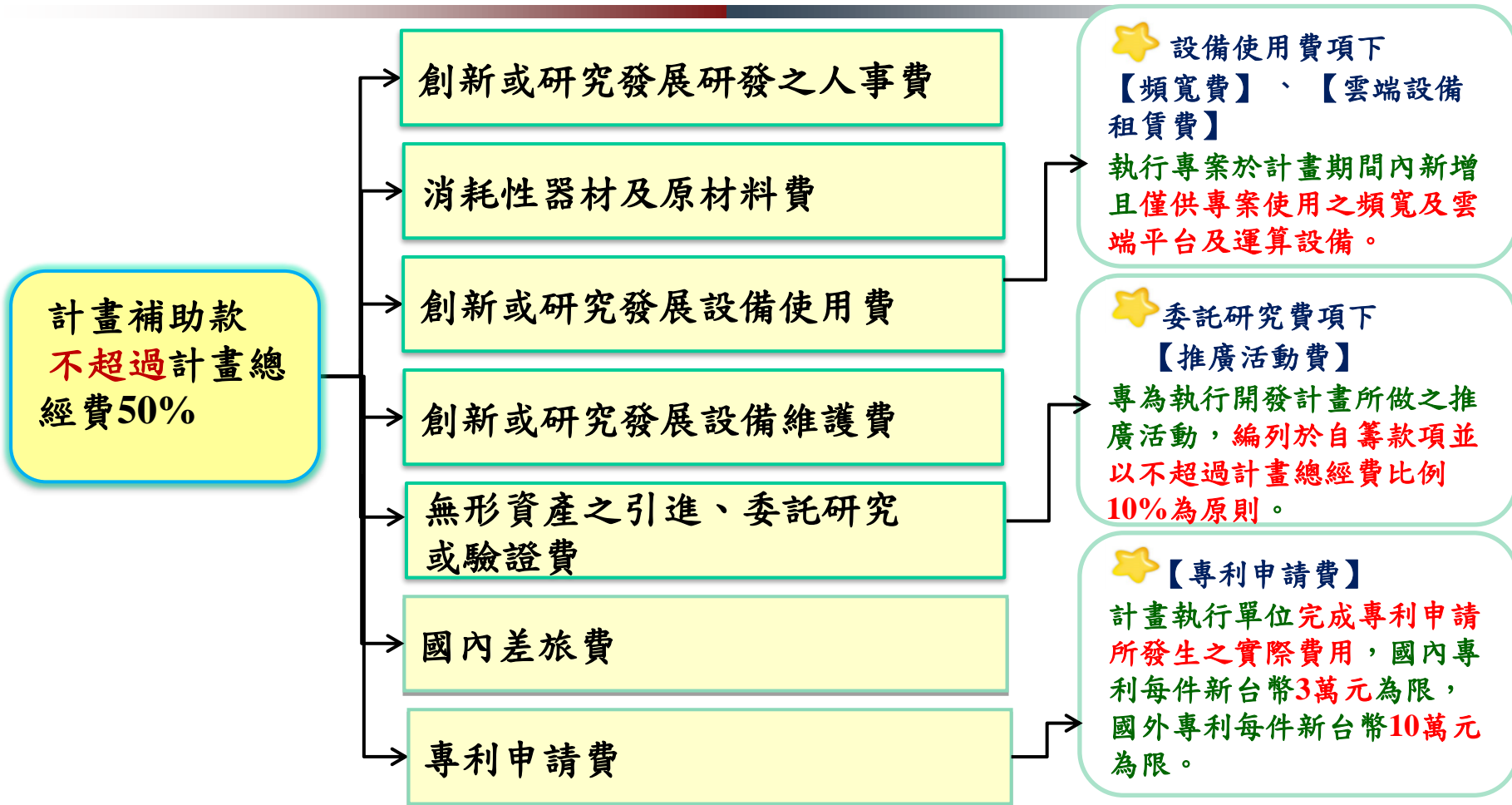
主題引領宣導說明會

「驅動國內IC設計業者先進發展補助計畫」

經濟部產業發展署

產業升級創新平台計畫專案辦公室

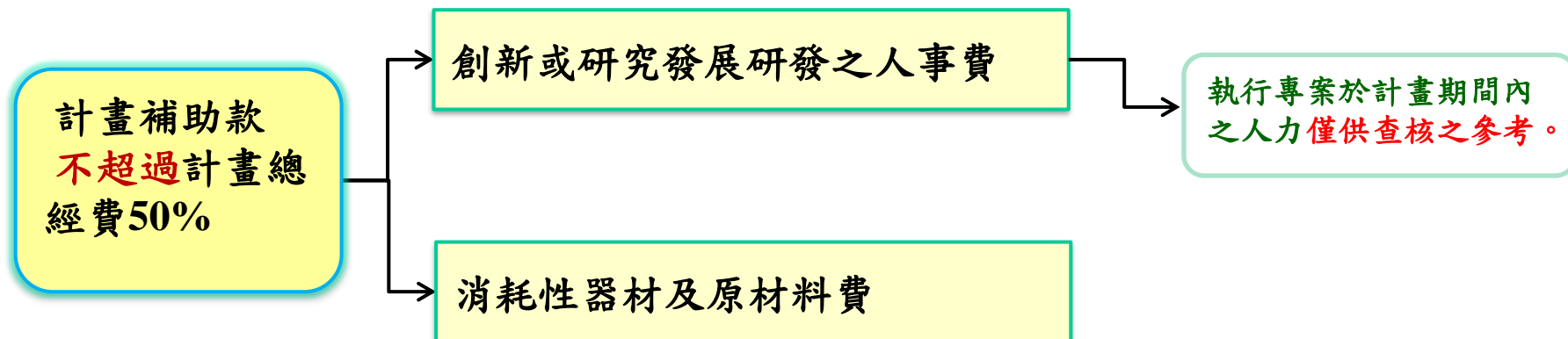
計畫預算科目-先進/優勢/特殊晶片研發



- ◆ 為確保計畫自主性，無形資產引進及委託研究兩項科目經費合計以不超過計畫總經費40%為原則，且每1項無形資產引進及委託研究之補助比例應低於50%。
- ◆ 申請公司自政府捐助之財團法人技轉曾受科技專案捐助或補助之研究成果，則該技轉經費應編列於計畫自籌款。

計畫預算科目-晶片投產

◆補助項目僅限於光罩(Mask)及晶圓共乘(Shuttle)



一、開發總經費預算表

金額單位：千元

會計科目 \ 年度經費		預算需求					
		第一年		第二年		合計	
		補助款	自籌款	補助款	自籌款	補助款	自籌款
消耗性器材及原材料費	經費						
	百分比						
	小計						
人事費(不列入補助, 僅供查核參考)							
合計(不含人事費)							

註：1. 會計科目編列原則請參閱各分項經費說明，小數點下以4捨5入計算。

計畫申請注意事項

- 計畫經費應與公司最近3年相關研究發展經費相當或與營業額比例合理。
- 計畫經費僅限定產品研發所需經費，區分為補助款及自籌款兩項，均列入查核範圍。
- 計畫若含技術移轉，申請時檢附合作意向書，待計畫核定通過後，需檢附正式簽署之技轉合約書影本。
- 計畫通過後，執行公司於請領補助款時，需提供銀行履約保證金保證書。

敬請指教



產業升級創新平台計畫專案辦公室
台北市信義路三段41-2號10樓
(02) 2704 – 4844
<https://tiip.itnet.org.tw/>